Союз Советских Социалистических Республик

Государственный комитет СССР по делам изобретений и открытий

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 873362

(61) Дополнительное к авт. свид-ву –

(22) Заявлено 13.11.79 (21) 2840782/24-07

с присоединением заявки № –

(23) Приоритет –

Опубликовано 15.10.81. Бюллетень № 38

Дата опубликования описания 15.10.81

(51) М. Кл.[3] H 02 M 7/537

(53) УДК 621.314.58(088.8)

(72) Авторы изобретения Г.А. Белов и С.А. Кузьмин

(71) Заявитель Чувашский государственный университет им. И.Н. Ульянова

Областная библиотека им. В. И. Ленина г. Псков ул. Профсоюзная д. 2

(54) ТРАНЗИСТОРНЫЙ ИНВЕРТОР

1

Изобретение относится к электротехнике и может быть использовано для преобразования постоянного напряжения высокого уровня в переменное или постоянное напряжение другого уровня.

Известны инверторы и транзисторные ключи с последовательным соединением транзисторов, в которых для равномерного распределения напряжений между последовательно соединенными транзисторами используются выравнивающие цепи [1]. Эти инверторы имеют пониженную надежность из-за того, что указанные выравнивающие цепи не устраняют перенапряжений и сверхтоков в транзисторах в процессах переключения.

Наиболее близким к предлагаемому по технической сущности является инвертор, содержащий две цепочки из N-последовательно включенных транзисторов, присоединенных к выходному выводу, выравнивающие цепочки, которые выполнены в виде выпрямителей, причем входы выпрямителей подключены к дополнительным обмоткам выходного трансформатора, а выходы зашунтированы конденсатором и включены между симметричными относительно выходного вывода точками соединения транзисторов в одной и другой цепочках [2].

2

Из-за разброса времени рассасывания отдельных транзисторов в таком инверторе наблюдаются перенапряжения на отдельных транзисторах и броски тока через них в процессах переключения. Это приводит к снижению надежности инвертора, увеличению динамических потерь (уменьшению КПД), препятствует повышению рабочей частоты инвертора.

Целью изобретения является повышение надежности инвертора.

Цель достигается тем, что в транзисторном инверторе, содержащем по меньшей мере один полумост с N-последовательно соединенными транзисторами, шунтированными встречно включенными диодами в каждом плече, выходной трансформатор, дополнительные обмотки которого соединены со входом N-1, выпрямителей, выходы которых шунтированы конденсаторами и связаны с точками соединения транзисторов в плечах полумоста, и формирователи управляющих импульсов, включенные во входную цепь каждого транзистора, выходы указанных выпрямителей соединены согласно последовательно, образуя цепочку с двумя крайними и N-2 промежуточными

выводами, причем первый вывод цепочки выпрямителей соединен с точкой соединения первого и второго транзисторов в первом плече полумоста, последний вывод этой цепочки соединен с точкой соединения последнего и предпоследнего транзисторов во втором плече полумоста, каждый промежуточный К-ый вывод этой цепочки соединен через диоды с точкой соединения транзисторов с номером К+1 и К+2 первого плеча и точкой соединения транзисторов с номером К и К+1 второго плеча, причем выход формирователя импульсов каждого, кроме последнего, транзистора первого плеча соединен с запирающим входом формирователя импульсов последующего транзистора через введенный элемент задержки, при этом выход формирователя импульсов каждого, кроме первого, транзистора второго плеча, соединен с запирающим входом формирователя импульсов предыдущего транзистора через введенный элемент задержки, а выход формирователя импульсов последнего транзистора первого плеча и первого транзистора второго плеча соединен через введенный элемент задержки с отпирающими входами формирователей всех остальных транзисторов второго и первого плеча соответственно.

Указанные элементы задержки могут быть выполнены регулируемыми.

На фиг.1 приведена принципиальная электрическая схема предлагаемого инвертора в случае последовательного соединения четырех транзисторов в цепочке; на фиг.2 — диаграммы напряжений токов, поясняющие его работу.

Инвертор содержит первое и второе плечо полумоста с последовательно включенными транзисторами 1-4 и 5-8, емкостный делитель напряжения на конденсаторах 9 и 10. В диагональ моста включена первичная обмотка 11 силового трансформатора 12. Ко вторичной обмотке трансформатора подключена нагрузка 13. Трансформатор 12 имеет дополнительные обмотки 14-16, к которым подключены входы выпрямителей 17-19 с конденсаторами 20-22 на выходах. Выходы выпрямителей 17-18 соединены последовательно согласно и образуют последовательную цепь, крайние выводы которой подключены к общим точкам транзисторов 1, 2 и 7, 8 и через диоды 23 и 24 - к полюсам основного источника питания 25. Первый промежуточный вывод цепи выпрямителей через диоды 26 и 27 подключен к общим точкам транзисторов 2, 3 и 5, 6. Второй промежуточный вывод цепи выпрямителей через диоды 28 и 29 подключен к общим точкам транзисторов 3, 4 и 6, 7. При этом между общими точками транзисторов, связанными с одним выводом цепи выпрямителей оказываются включенными всегда три транзистора, например транзисторы 3, 4, 5 и 4, 5, 6. Блок управления 30 содержит формирователи управляющих импульсов 31-38 для каждого транзистора. Формирователи имеют входы для сигнала запирания и сигнала отпирания транзисторов. В каждой цепочке транзисторов выход каждого формирователя, начиная с формирователя, ближайшего к полюсу источника питания (с формирователей 31 и 38 соответственно), соединен с запирающим входом следующего формирователя через элемент задержки 39-44. Выход последнего формирователя одного плеча (формирователи 34 и 35) через элемент задержки 45 или 46 соединен со всеми отпирающими входами формирователей другого плеча, Запирающий вход 47 формирователя 31 является входом для сигнала запирания цепочки транзисторов 1-4. Запирающий вход 48 формирователя является входом для сигнала запирания цепочки транзисторов 5-8. Диоды 49-54 включены встречно параллельно транзисторам для обеспечения работы на активно-индуктивную нагрузку.

Резисторы 55-58 улучшают распределение напряжения между транзисторами.

Инвертор работает следующим образом.

Количество витков дополнительных обмоток 14-16 выбирается таким образом, чтобы напряжения на выходе каждого выпрямителя $U_{выпр}$ равнялись $U_п$ 14, где $U_п$ - напряжение источника питания 25. Пусть в исходном состоянии транзисторы 1-4 открыты, а транзисторы 5-8 закрыты, что соответствует интервалу (t_0, t_1) на фиг.2. На этом интервале потенциал U_0 выходного вывода (общей точки соединения двух транзисторных цепочек) близок к $U_п$, ток первичной обмотки $i_{тр_1}$ трансформатора нарастает, напряжения $U_1 - U_4$ на транзисторах 1-4 близки к нулю. Диоды 26, 28, 24 закрыты, так как к первому приложено напряжение с конденсатора 20, ко второму - с конденсаторов 20 и 21, а к третьему приложению напряжение $U_п - 3U_{выпр}$. На коллектор транзистора 6 через диод 27 подается потенциал $U_п - U_{выпр}$, на коллектор транзистора 7 через диод 20 - потенциал $U_п - 2U_{выпр}$, на коллектор транзистора 8 — потенциал $U_п - 3U_{выпр}$. Таким образом на данном интервале напряжения коллектор - эмиттер $U_5 - U_8$ транзисторов 5-8 определяются напряжениями на выходе вспомогательного выпрямителей и равны $U_{п/4}$.

В некоторый момент подается сигнал запирания на вход 47 формирователя 31, затем через элемент задержки на запирающий вход формирователя 32 и т. д. При этом запирающие сигналы на базы транзисторов 1-4 подаются поочередно, начиная с транзистора 1. Величина за-

держки подачи запирающего сигнала для очередного транзистора выбирается больше, чем время рассасывания предыдущего транзистора. Через некоторое время после подачи сигнала на вход 47 (по истечении времени рассасывания) в момент t_1 происходит запирание транзистора 1. На следующем интервале (t_1, t_2) открыты транзисторы 2-4, остальные транзисторы закрыты. Ток начинает замыкаться по цепи: транзисторы 2-4, конденсаторы 20-22, диод 24. Выходной вывод имеет потенциал $U_0 - 3U_{вых.пр}$ К выключенному транзистору 1 при этом прикладывается напряжение $U_п - 3U_{вых.пр}$, напряжение на транзисторе 8 падает до нуля, так как диод 24 открывается. Диоды 26 и 28 по-прежнему закрыты. На коллекторы транзисторов 5, 6 и 7 через открытые диоды 27 и 29 подаются потенциалы выводов цепи выпрямителей. Потенциал коллектора транзистора 5 равен $3U_{вых.пр}$, транзистора 6 - $2U_{вых.пр}$, транзистора 7 - $U_{вых.пр}$. Таким образом, на этом интервале напряжения на всех транзисторах равны $U_п/4$.

В момент t_2 происходит запирание транзистора 2. На следующем интервале (t_2, t_3) остаются открытыми транзисторы 3 и 4. Диод 26 открывается, диод 27 закрывается ток $i_{тр.1}$ замыкается по цепи: транзисторы 3 и 4, диод 26, конденсаторы 21 и 22, диод 24. Выходной вывод имеет потенциал $U_0 = 2U_{вых.пр.}$, к выключенному транзистору 1 приложено напряжение $U_п - 3U_{вых.пр.}$ к транзистору 2 - напряжение $U_{вых.пр}$ с конденсатора 20. Напряжение на коллекторе транзистора 8 по-прежнему близко к нулю, потенциал коллектора транзистора 7 равен $U_{вых.пр}$, поэтому напряжение коллектор-эмиттер транзистора 7 равно $U_п/4$, суммарное напряжение на транзисторах 5 и 6 $U_5 + U_6$ также равно $U_п/4$, и в целом напряжения на закрытых транзисторах не превышает $U_п/4$.

В момент t_3 запирается транзистор 3. На следующем интервале (t_3, t_4) остается открытым только один транзистор 4. Ток $i_{тр.1}$ замыкается по цепи: транзистор 4, диод 28, конденсатор 22, диод 24. Выходной вывод имеет потенциал $U_0 - U_{вых.пр}$, к коллектору транзистора 2 приложен потенциал $3U_{вых.пр}$, к коллектору 3 - $2U_{вых.пр}$, поэтому напряжение на закрытых транзисторах 1-3 не превышает $U_п/4$. Суммарное напряжение на закрытых транзисторах $5-7 U_5 + U_6 + U_7 = U_{вых.пр}$, напряжение на транзисторе 8 близко к нулю.

В момент t_4 запирается последний транзистор 4 и одновременно включаются все транзисторы другой цепочки 5-8. Элементы задержки 45 и 46 при этом предотвращают появление сквозных токов. Процессы в схеме протекают далее аналогично описанным.

В кривой тока $i_{тр.1}$ на фиг.2 имеются колебательные импульсы тока заряда конденсаторов 20-22.

Элементы задержки 39-41 и 42-44 могут быть выполнены регулируемыми. При этом появляется возможность регулирования выходного напряжения инвертора.

В соответствии с изложенными принципами могут быть построены другие инверторные схемы. Например, однофазная мостовая схема инвертора будет иметь четыре попарно соединенные цепочки, каждая из N-последовательно соединенных транзисторов, и соответственно две последовательные цепи выпрямителей.

Предлагаемый инвертор по сравнению с известным имеет более высокую надежность, так как в нем устранены перенапряжения на отдельных транзисторах и броски тока через них в процессах переключения. Кроме того, новое построение схемы уменьшает динамические потери в транзисторах, увеличивает при прочих равных КПД инвертора и позволяет увеличить рабочую частоту.

Формула изобретения

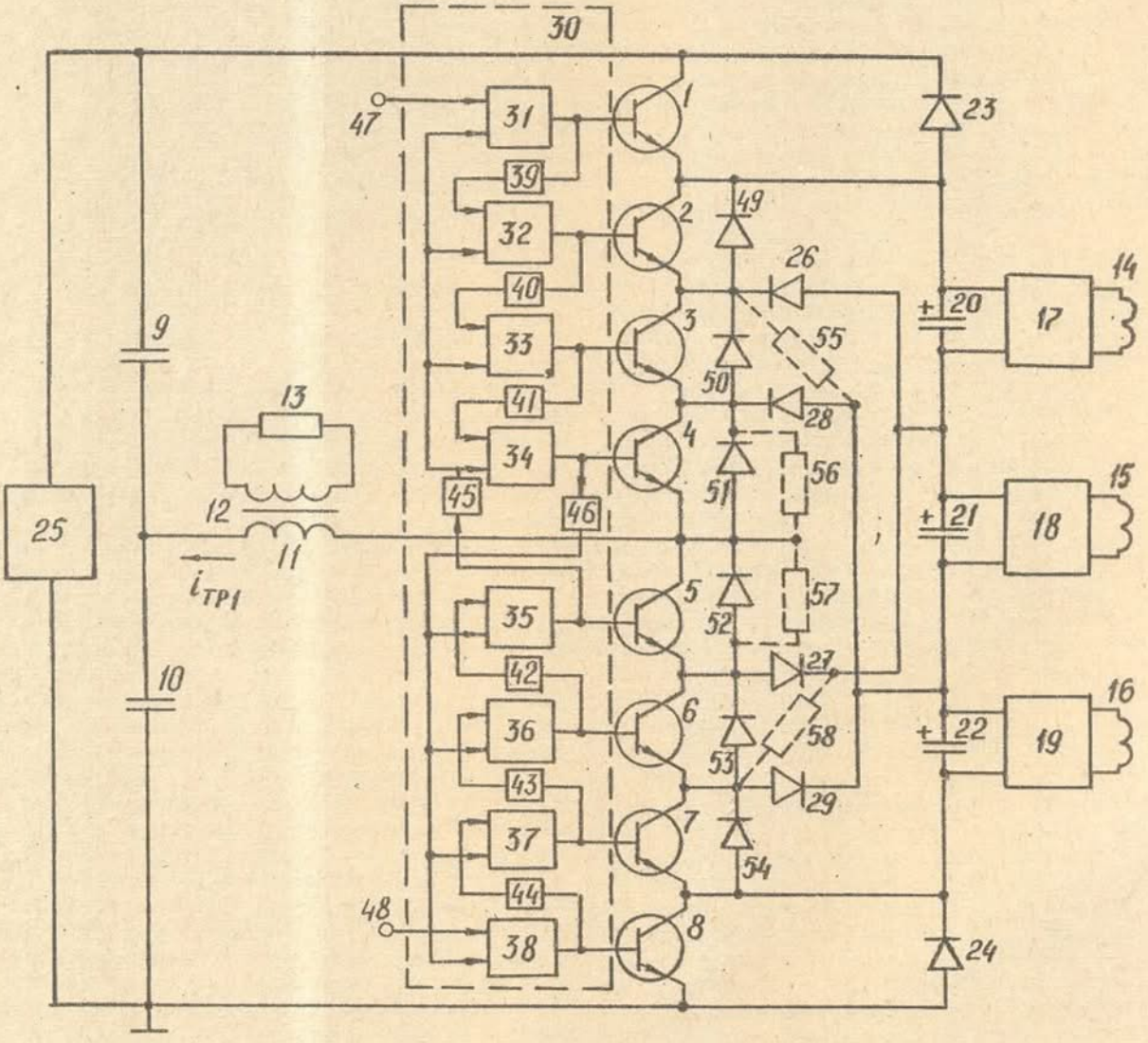
1. Транзисторный инвертор, содержащий по меньшей мере один полумост с N-последовательно соединенными транзисторами, шунтированными встречно включенными диодами в каждом плече, выходной трансформатор, дополнительные обмотки которого соединены со входом N-1, выпрямителей, выходы которых шунтированы конденсаторами и связаны с точками соединения транзисторов в плечах полумоста, и формирователи управляющих импульсов, включенные во входную цепь каждого транзистора, о т л и ч а ю щ и й с я тем, что, с целью повышения надежности, выходы указанных выпрямителей соединены согласно последовательно, образуя цепочку с двумя крайними и N-2 промежуточными выводами, причем первый вывод цепочки выпрямителей соединен с точкой соединения первого и второго транзисторов в первом плече полумоста, последний вывод этой цепочки соединен с точкой соединения последнего и предпоследнего транзисторов во втором плече полумоста, каждый промежуточный К-ый вывод этой цепочки соединен через диоды с точкой соединения транзисторов с номером К+1 и К+2 первого плеча и точкой соединения транзисторов с номером К и К+1 второго плеча, при этом выход формирователя импульсов каждого, кроме последнего, транзистора первого плеча соединен с запирающим входом формирователя импульсов последующего транзистора через введенный элемент задержки, при этом выход формирователя импульсов каждого, кроме первого, транзистора

второго плеча соединен с запирающим входом формирователя импульсов предыдущей транзистора через введенный элемент задержки, а выход формирователя импульсов последнего транзистора первого плеча и первого транзистора второго плеча соединен через введенный элемент задержки с отпирающими входами формирователей всех остальных транзисторов второго и первого плеча соответственно.

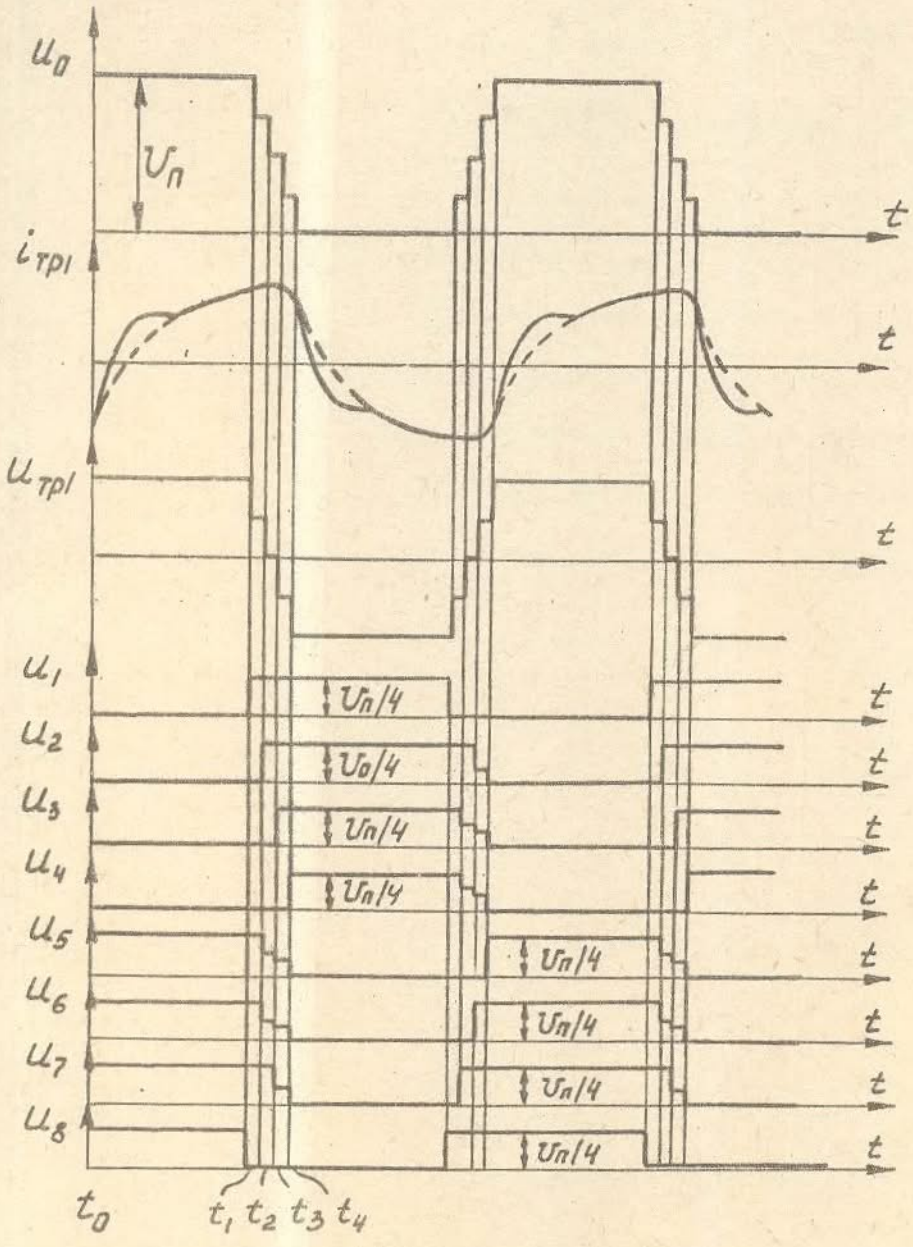
2. Инвертор по п.1, о т л и ч а ю щ и й с я тем, что указанные элементы задержки выполнены регулируемыми.

Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 641613, кл. Н 02 М 7/537, 1977.
2. Авторское свидетельство СССР № 610269, кл. Н 02 М 7/537, 1977.



Фиг. 1



Фиг.2

Составитель
Редактор Е.Дорошенко Техред И.Гайду Корректор Ю.Макаренко

Заказ 9067/81 Тираж 733 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП ''Патент'', г.Ужгород, ул.Проектная, 4