



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1269121 A1

(5D) 4 G 06 F 7/00, 11/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (21) 3879720/24-24
(22) 08.04.85
(46) 07.11.86. Бюл. № 41
(72) Л.Б. Авуль, В.И. Бенкевич,
В.А. Мищенко, А.П. Крицкий
и С.Н. Изотов
(53) 681.3 (088.8)
(56) Авторское свидетельство СССР
№ 947851, кл. G 06 F 7/00, 1979.
Авторское свидетельство СССР
№ 1119003, кл. G 06 F 7/00, 1983.

(54) УНИВЕРСАЛЬНЫЙ ЛОГИЧЕСКИЙ МО-
ДУЛЬ

(57) Изобретение относится к вычис-
лительной технике и предназначено
для реализации всех логических функ-
ций п переменных. Цель изобре-
тения - повышение контролепригодности
модуля. Универсальный логический мо-
дуль содержит п линеек, построен-
ных из логических ячеек, в состав
которых входят элементы ИЛИ-НЕ и НЕ-
РАВНОЗНАЧНОСТЬ. В рабочем режиме мо-
дуль реализует логические функции, в
режиме контроля становится легко
тестируемой схемой и при отсутствии
неисправностей генерирует непрерыв-
ную последовательность импульсов ти-
па меандр. 1 з.п. ф-лы, 1 ил.

(19) SU (11) 1269121 A1

Областная библиотека
им. В. И. Ленина
г. Пенза
ул. Профсоюзная д. 2

Изобретение относится к вычислительной технике и предназначено для реализации всех логических функций n переменных.

Цель изобретения - повышение контролепригодности модуля.

Модуль строится на основе разложения произвольной логической функции n переменных $f(x_1, \dots, x_n)$ вида

$$f(x_1, \dots, x_n) = \varphi_i(x_2, \dots, x_n) \oplus x_1 \vee \varphi_2(x_2, \dots, x_n), \quad (1)$$

где $\varphi_i(x_2, \dots, x_n)$, $i = 1, 2$ - некоторые логические функции $(n-1)$ -й переменной.

Первообразная модуля получается путем последовательного n -кратного разложения $f(x_1, \dots, x_n)$ согласно (1) по переменным x_1, x_2, \dots, x_n . Например, при $n = 3$ первообразная имеет вид

$$f(x_1, x_2, x_3, \vec{U}) = U_1 \oplus U_2 \vee x_3 \oplus x_2 \vee (U_3 \oplus U_4 \vee x_3) \oplus x_1 \vee (U_5 \oplus U_6 \vee x_3 \oplus x_2 \vee (U_7 \oplus U_8 \vee x_3)), \quad (2)$$

где $\vec{U} = (U_1, U_2, \dots, U_8)$ - вектор настройки, $U_i \in \{0, 1\}$, $i = \overline{1, 8}$.

Универсальный логический модуль с самоконтролем содержит n линеек, каждая i -я ($i = \overline{1, n}$) из которых содержит 2^{n-i} логических ячеек, описываемых выражением

$$y = t_1 \oplus t_2 \vee S, \quad (3)$$

где t_1, t_2 - сигналы на управляющих входах ячейки;

S - сигнал на информационном входе ячейки.

Структурно логическая ячейка содержит элементы ИЛИ-НЕ и НЕРАВНОЗНАЧНОСТЬ, соединенные между собой в соответствии с (3).

Информационный вход каждой логической ячейки j -й линейки ($j = \overline{2, n}$) соединен с j -м информационным входом модуля, на который подается переменная x_{n-j+1} . Управляющие входы ячеек первой линейки соединены с настроечными входами модуля, на которые подаются сигналы настройки U_1, U_{2n} .

Выходы всех ячеек l -й ($l = \overline{1, n-1}$) линейки соединены с управляющими входами логических ячеек $(l+1)$ -й линейки, а выход логической ячейки n -й линейки соединен с выходом модуля.

Выход модуля соединен с первым входом элемента И, второй вход кото-

рого соединен с управляющим входом модуля. Выход элемента И соединен с вторым входом элемента ИЛИ, первый вход которого соединен с первым информационным входом модуля (на него подается переменная x_n), а выход - с информационными входами логических ячеек первой линейки.

При подаче на управляющий вход модуля сигнала $Z=0$, на информационные входы переменных $\overline{x_1}, \overline{x_n}$ и на настроечные входы сигналов U_1, U_{2n} на выходе модуля реализуется логическая функция $f(\overline{x_1}, \overline{x_n})$, определяемая вектором настройки. При подаче на управляющий вход сигнала $Z=1$ модуль переходит в режим контроля.

На чертеже приведена схема предлагаемого модуля при $n=3$, построенного в соответствии с первообразной (2).

Модуль содержит информационные входы 1-3, настроечные входы 4-11, управляющий вход 12, выход 13, логические ячейки 14-17 первой линейки (индекс "1" относится к элементам ИЛИ-НЕ соответствующих логических ячеек, а индекс "2" - к элементам НЕРАВНОЗНАЧНОСТЬ этих же ячеек), логические ячейки 18 и 19 второй линейки, логическую ячейку 20 третьей линейки, элемент И 21, элемент ИЛИ 22.

Модуль работает в двух режимах: рабочем и контроля.

В рабочем режиме на управляющий вход 12 подается сигнал $Z=0$, на информационные входы 1-3 - переменные x_3, x_2 , и x_1 соответственно, на настроечные входы 4-11 - сигналы настройки U_1, U_8 соответственно.

На выходе 13 модуля реализуется логическая функция $f(\overline{x_1}, \overline{x_3})$, которая определяется вектором настройки $\vec{U} = (U_1, U_2, \dots, U_8)$.

Рассмотрим алгоритм настройки. Обозначим y_i - значение реализуемой модулем некоторой логической функции $f(x_1, \dots, x_n)$ на $(i-1)$ м наборе, $i = \overline{1, 2^{n-1}}$. Исходным для нахождения настройки является вектор

$$\vec{w}_0 = (v_1, v_2, \dots, v_{2^{n-1}}),$$

где $v_i = y_{2^{n-1}-i}$ $i = \overline{1, 2^{n-1}}$,
 $v_{2^{n-1}-i} = y_{2^{n-1}+i}$ $i = \overline{1, 2^{n-1}}$.

Далее выполняются n шагов преобразований. На каждом i -м шаге ($i =$

= 1, n) получается вектор w_i на основе вектора w_{i-1} :

$$1) \vec{w}_1 = (v_1, v_2, \dots, v_m, Z_1, Z_2, \dots, Z_m),$$

где $m = 2^{n-1}$,

$$Z_i = v_i \oplus v_{m+i};$$

$$i = \overline{1, m}$$

$$2) \vec{w}_2 = (v_1, v_2, \dots, v_l, p_1, p_2, \dots, p_l, Z_1, Z_2, \dots, Z_l, r_1, r_2, \dots, r_l),$$

где $l = 2^{n-1}$,

$$p_i = v_i \oplus v_{l+i},$$

$$r_i = Z_i \oplus Z_{l+i},$$

$$i = \overline{1, l},$$

и т.д.

На n -м шаге получаем некоторый вектор

$$\vec{w}_n = (w_1, w_2, \dots, w_{2^n}),$$

при этом вектор настройки $\vec{U} = (w_1, w_2, \dots, w_{2^n})$, т.е. $U_1 = w_1, U_i = \overline{w_i}, i = \overline{2, 2^n}$.

Пример. Найти вектор настройки модуля для реализации логической функции $f(\overline{x_1}, x_3) = \overline{x_1}x_3 \vee \overline{x_2}x_3$.

Очевидно, $y_1 = y_2 = y_4 = y_5 = 1; y_3 = y_6 = y_7 = y_8 = 0$,

тогда

$$\vec{w}_0 = (0, 0, 0, 1, 1, 0, 1, 1),$$

$$\vec{w}_1 = (0, 0, 0, 1, 1, 0, 1, 0),$$

$$\vec{w}_2 = (0, 0, 0, 1, 1, 0, 0, 0),$$

$$\vec{w}_3 = (0, 0, 0, 1, 1, 1, 0, 0),$$

$$\vec{U} = (0, 1, 1, 0, 0, 0, 1, 1),$$

откуда

$$U_1 = U_4 = U_5 = U_6 = 0,$$

$$U_2 = U_3 = U_7 = U_8 = 1.$$

В режиме контроля модуль становится самопроверяемым. В этот режим он переводится подачей на управляющий вход 12 сигнала $Z=1$.

Значение сигналов на информационных и настроечных входах в режиме контроля приведены в таблице.

При отсутствии неисправностей на выходе 13 модуля в двух подрежимах контроля появляется непрерывная последовательность импульсов типа меандр с периодом $T = 2(n+1)\tau = 8\tau$, где τ - задержка на ventиль.

Появление любой константной неисправности произвольной кратности приводит к срыву генерации импуль-

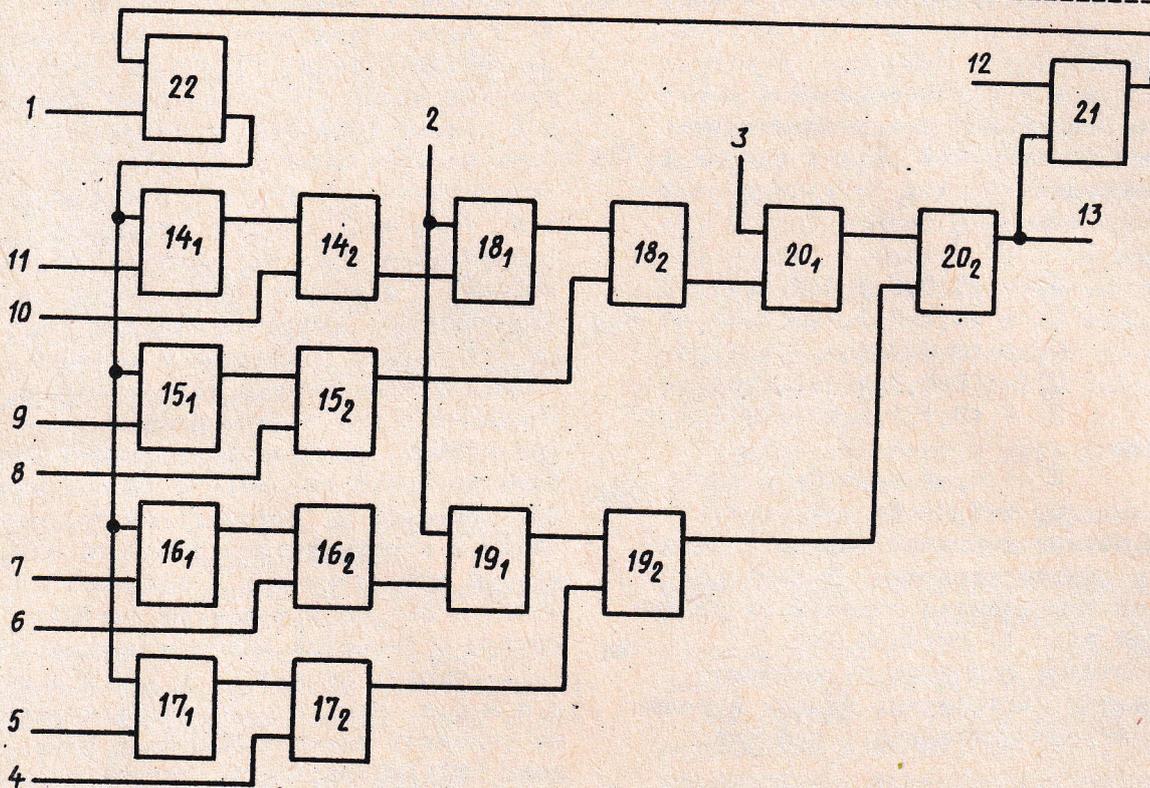
сов либо в одном подрежиме контроля, либо в обоих. Причем в режиме контроля не проверяются константные неисправности на информационных и настроечных входах модуля. Однако эти входы доступны, и обнаружение указанных неисправностей не вызывает затруднений.

Формула изобретения

1. Универсальный логический модуль, содержащий n групп логических ячеек, причем информационные входы логических ячеек i -й группы соединены с i -м информационным входом модуля ($i = 1, n-1$), настроечные входы i -й логической ячейки i -й группы соединены с выходами $(2j-1)$ -й и $2j$ -й логических ячеек $(i+1)$ -й группы соответственно ($j = 1, 2^{i-1}$), настроечные входы k -й логической ячейки n -й группы соединены с $(2k-1)$ -м и $2k$ -м настроечными входами модуля соответственно, отличающийся тем, что, с целью увеличения контролепригодности, модуль содержит элемент И и элемент ИЛИ, причем информационные входы логических ячеек n -й группы соединены с выходом элемента ИЛИ, первый вход которого соединен с n -м информационным входом модуля, вход задания режима работы которого соединен с первым входом элемента И, выход которого соединен с вторым входом элемента ИЛИ, второй вход элемента И соединен с выходом логической ячейки первой группы и является выходом модуля.

2. Модуль по п.1, отличающийся тем, что логическая ячейка содержит элемент ИЛИ-НЕ и элемент НЕРАВНОЗНАЧНОСТЬ, причем первые входы элементов ИЛИ-НЕ и НЕРАВНОЗНАЧНОСТЬ являются настроечными входами логической ячейки, информационный вход которой соединен с вторым входом элемента ИЛИ-НЕ, выход которого соединен с вторым входом элемента НЕРАВНОЗНАЧНОСТЬ, выход которого является выходом логической ячейки.

Режим	Информационные входы			Настроечные входы								Управляющий вход	Выход
	1	2	3	4	5	6	7	8	9	10	11		
Рабочий	x_3	x_2	x_1	U_1	U_2	U_3	U_4	U_5	U_6	U_7	U_8	0	$f(\overline{x_1}, \overline{x_2})$
Контроль													
1	0	0	0	0	0	1	0	1	1	1	0	1	Генера- ция не- прерыв- ной пос- ледова- тель- ности импуль- сов
2	0	0	0	0	1	1	0	1	0	1	0	1	



Редактор В. Петраш

Составитель О. Березикова

Техред Н. Глушенко

Корректор Л. Пилипенко

Заказ 6037/51

Тираж 671

Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4